

SLIN-BUS



Absolut-Encoder HE-65

**Technische
Information**

TR-Electronic GmbH

D-78647 Trossingen

Eglishalde 6

Tel.: (0049) 07425/228-0

Fax: (0049) 07425/228-33

E-mail: info@tr-electronic.de

www.tr-electronic.de

Urheberrechtsschutz

Dieses Handbuch, einschließlich den darin enthaltenen Abbildungen, ist urheberrechtlich geschützt. Drittenwendungen dieses Handbuchs, welche von den urheberrechtlichen Bestimmungen abweichen, sind verboten. Die Reproduktion, Übersetzung sowie die elektronische und fotografische Archivierung und Veränderung bedarf der schriftlichen Genehmigung durch den Hersteller. Zuwiderhandlungen verpflichten zu Schadenersatz.

Änderungsvorbehalt

Jegliche Änderungen, die dem technischen Fortschritt dienen, vorbehalten.

Dokumenteninformation

Ausgabe-/Rev.-Datum:	08.04.2016
Dokument-/Rev.-Nr.:	TR - ECE - TI - D - 0041 - 01
Dateiname:	TR-ECE-TI-D-0041-01.docx
Verfasser:	MÜJ

Schreibweisen

Kursive oder **fette** Schreibweise steht für den Titel eines Dokuments oder wird zur Hervorhebung benutzt.

Courier-Schrift zeigt Text an, der auf dem Display bzw. Bildschirm sichtbar ist und Menüauswahlen von Software.

" < > " weist auf Tasten der Tastatur Ihres Computers hin (wie etwa <RETURN>).

Inhaltsverzeichnis

Inhaltsverzeichnis	3
Änderungs-Index	4
1 Einleitung	5
2 Physikalische Eigenschaften	5
3 Busabschluss	6
4 Potentialausgleich zwischen den Datenbezugspotentialen	6
5 Adressierung der Geber	7
6 Das SLIN-Protokoll	7
7 Die Checksumme.....	8

Änderungs-Index

Änderung	Datum	Index
Erstausgabe	25.09.98	00
Generelle Überarbeitung	08.04.16	01

1 Einleitung

Der SLIN-Feldbus dient der Vernetzung von bis zu 8 Absolutwertgebern. Die Kommunikation zwischen Master und Slave ist nach einer im Protokoll benannten Vereinbarung besteuert, wobei es immer nur einen Master geben kann. Als Übertragungsmedium dient eine symmetrische Zweidrahtleitung (Differenzsignale), die elektrischen Daten der Schnittstelle entsprechen dem Standard RS-485.

Die RS-485 Schnittstelle der TR-Absolutwertgeber sind galvanisch getrennt, so dass eine hohe Störsicherheit gegen EMV-Einflüssen gegeben ist.

Das Protokoll ist auf eine möglichst schnelle Zykluszeit hin optimiert. Aus diesem Grund wurde eine variable Telegrammlänge und ein hoher Nutzdatenanteil gewählt.

Allgemeine technische Daten:

- Busschnittstelle entsprechend RS-485
- Busschnittstelle galvanisch entkoppelt
- Lineare Busstruktur
- Verdrillte, geschirmte Zweidrahtleitung als Medium
- Maximale Länge 1200 m, sinnvoll aber bis 600 m
- Bis zu 8 Teilnehmer am Bus, Identität wird durch Brücken im Stecker gesetzt
- Standardübertragungsrate 115,2 kBaud
- realisierbar sind zusätzlich folgende Übertragungsraten: 9,6 kBaud, 19,2 kBaud und 345,594 kBaud
- Buszugriff nach Master / Slave-Prinzip
- variable Telegrammlänge
- Datenübertragung asynchron und halbduplex
- UART-Zeichenformat entsprechend IEC FT1.2
- Datensicherung durch Parity und Checksumme

2 Physikalische Eigenschaften

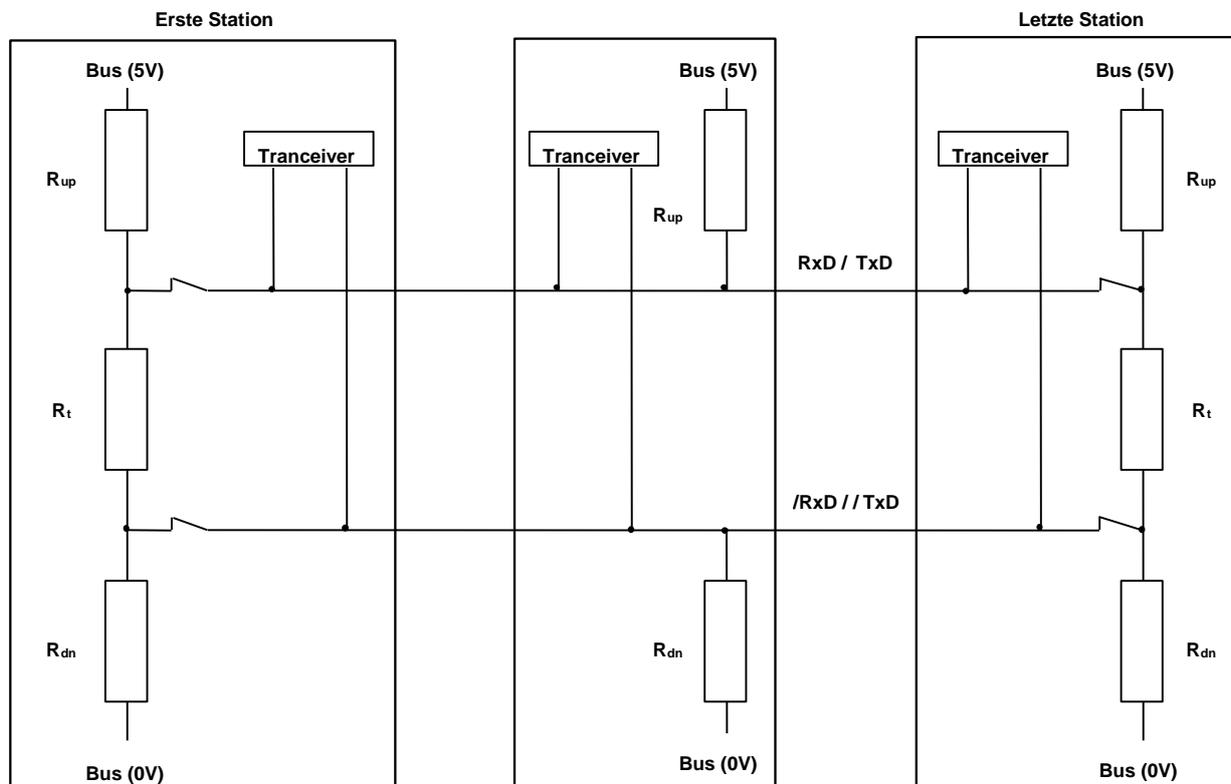
Die elektrischen Eigenschaften der RS-485 Schnittstelle gibt die Bustopologie weitgehend vor. Es ist nur eine lineare Bustruktur realisierbar, in der vom Master zum Geber 1, dann zum Geber 2, ... und zum Geber n das Kabel durchgeschleift wird.

Die maximale räumliche Ausdehnung hängt von der Umgebung, von der Qualität und Schirmung des verwendeten Kabels und der Übertragungsgeschwindigkeit ab. Eine theoretisch zu erreichende Länge ist 1200 m.

3 Busabschluss

An den physikalischen Enden des Buskabels müssen die Signaladern (Receive-Transmit und /Receive-/Transmit) mit einem Widerstand von der Größe des Leitungswellenwiderstandes (ca. 120 Ohm) abgeschlossen werden. Außerdem wird bei jedem Teilnehmer über je einen Widerstand (ca. 4,7 kOhm) die Ader Receive-Transmit mit Bus (+5 V) und die Ader /Receive-/Transmit mit Bus (0V-Pegel) verbunden (Pull-up-Widerstand R_{up} bzw. Pull-down-Widerstand R_{dn}). Bei der Inbetriebnahme des Bussystems ist daher bei jedem Busteilnehmer zu beachten, dass die Busabschlusswiderstände richtig geschaltet sind. D.h. beim ersten und letzten Busteilnehmer sind die Abschlusswiderstände zugeschaltet, bei allen anderen Teilnehmern abgeschaltet. Der Busabschlusswiderstand ist von der Teilnehmeradresse unabhängig.

Busabschluss in einem SLIN-Absolutwertgeber-Strang



4 Potentialausgleich zwischen den Datenbezugspotentialen

Das Datenbezugspotential Bus (0 V-Pegel) der RS-485 Schnittstellentreiber darf zwischen den einzelnen Teilnehmern +/- 2 V (Common Mode) nicht überschreiten. Kann dieses nicht gewährleistet werden, ist ein Kabel mit mindestens einer zusätzlichen Leitung für einen Potentialausgleich zu verwenden. Diese Potentialausgleichsleitung muss über einen 100 Ohm Widerstand mit jedem Teilnehmer verbunden werden.

Bei ausschließlicher Verwendung der galvanisch entkoppelten TR-Absolutwertgeber als Slaveteilnehmer kann dieses Problem nicht auftreten.

5 Adressierung der Geber

Die Adressierung der Absolutwertgeber erfolgt über eine Codierung normalerweise im SUB-D Stecker oder allgemein durch Kabelbrücken:

Eingänge

Ident 0	Encoderadresse 2^0 , Brücke nach GND
Ident 1	Encoderadresse 2^1 , Brücke nach GND
Ident 2	Encoderadresse 2^2 , Brücke nach GND

6 Das SLIN-Protokoll

Der physikalische Bus kann zu einer bestimmten Zeit immer nur von einem Teilnehmer genutzt werden, da die übertragenen Informationen bei gleichzeitigem Senden mehrerer Teilnehmer kollidieren und unleserlich werden können. Die zeitliche Abfolge der Nutzung des Busses muss daher durch eine Bus-Zugriffssteuerung geregelt werden. Das SLIN-Protokoll koordiniert den Buszugriff daher nach dem Master/Slave-Prinzip. Jede Busaktivität der passiven Teilnehmer (Geber) wird vom Master (SPS, PC) mit einem Control-Wort gestartet.

Das Control-Wort besteht dabei aus:

- 1 Startbit
- 3 Bits für Identität des Gebers
- 1 Control-Bit (low)
- 3 reservierten Bits (low)
- 1 Control-Bit (high)
- 1 Parity-Bit mit gerader Parität
- 1 Stop-Bit

Nur durch diese Anforderung ist der Slave berechtigt zum Senden seines Antwort-Telegramms. Die Antwort des Gebers erfolgt innerhalb eines definierten Zeitfensters von 0,1 - 0,4 ms.

Die Antwort besteht wieder aus den 11 Bit des UART-Zeichens mit den ersten 7 Bit-Daten:

- 1 Startbit
- 7 Datenbits
- 1 Control-Bit (low), welches anzeigt, dass das Datenwort gesendet wird
- 1 Parity-Bit mit gerader Parität
- 1 Stop-Bit

Diese Datenwörter werden nacheinander so oft gesendet, bis keine relevanten Daten mehr anstehen. Danach wird vom Geber das Schlusswort mit seiner Identität gesendet:

- 1 Startbit
- 3 Bits für Identität des Gebers
- 1 Bit Reserve
- 3 Bits Checksumme
- 1 Control-Bit (high)
- 1 Parity-Bit mit gerader Parität
- 1 Stop-Bit

Beispiel:

Bei einem 13-Bit Geber mit 8 Bit relevanten Daten z.B. 0 0000 1001 1010b werden zuerst die untersten 7 Bit, dann die restlichen 6 Bit Daten gesendet. Das restliche Bit wird mit 0 aufgefüllt. Danach wird das Schlusswort gesendet.

Bei demselben Geber und nur z.B. 6 Bit relevanten Daten 0 0000 0011 1010b wird nur 1 Datenwort und anschließend gleich das Schlusswort gesendet.

7 Die Checksumme

Zur Bildung der Checksumme wird der ADDC-Befehl eines 8 Bit μ C (8051-Derivats) verwendet. In dem unten angegebenen Beispielprogramm ist dieser Befehl in der Programmiersprache C nachgebildet worden.

```
carry = 0;          // carry is needed to simulate "8-bit -add-with-carry"
for(x = 1;x <= 4; x++)
{
    c2=c2 + b[x] + carry;
    if(c2 > 0xFF)    carry = 1;
    else            carry = 0;
}
checksum = c2 & 0x70h
```

Vereinfacht kann diese Checksumme auch in einer SPS wie folgt gebildet werden:

- Das niederwertigste Byte wird in der Folge als b[1], das höchstwertigste als b[4] bezeichnet.
- Zuerst wird die Summe $c1 = b[1] + b[2] + b[3]$ gebildet.
- Jetzt ist zu überprüfen, ob ein Übertrag in das neunte Bit stattgefunden hat.
- Falls ein Übertrag entstanden ist, gilt: $c2 = c1 + b[4] + 1$
- kein Übertrag: $c2 = c1 + b[4]$

Die Checksumme wird danach gebildet durch $checksum = c2 \text{ UND } 0111\ 0000b$